



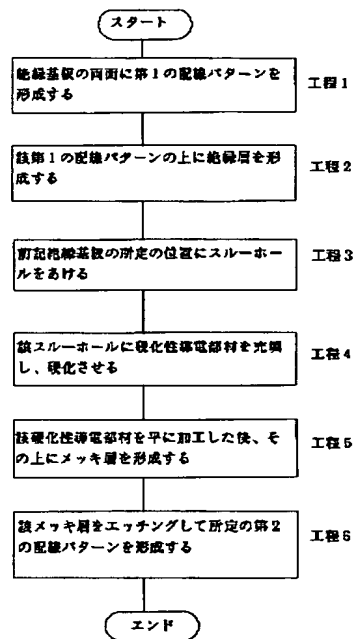
PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09331152 A**(43) Date of publication of application: **22 . 12 . 97**(51) Int. Cl. **H05K 3/46**(21) Application number: **08149498**(71) Applicant: **TOKUYAMA CORP**(22) Date of filing: **11 . 06 . 96**(72) Inventor: **KAWAHARA TAKEO****(54) MANUFACTURE OF CIRCUIT BOARD****(57) Abstract:**

PROBLEM TO BE SOLVED: To provide a method for manufacturing a circuit board, which can form a microscopic wiring pattern on an internal layer.

SOLUTION: A manufacturing method of a circuit boards is constituted of a process 1 for forming first wiring patterns on both surfaces of an insulating board. Then, a process 2 for forming insulating layers on the first wiring patterns, and a process 3 for boring a through hole in a prescribed position on the insulating board. A process 4 is followed for filling and curing a curable conductive member in the through hole, and, a process 5 is performed wherein after the curable conductive member is processed into a flat shape and a plated layer is formed on the conductive member. A process 6 is further carried out wherein the plated layer is etched to form a prescribed second wiring pattern.

COPYRIGHT: (C)1997,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-331152

(43) 公開日 平成9年(1997)12月22日

(51) Int.Cl.⁶

H 0 5 K 3/46

識別記号

庁内整理番号

F I

H 0 5 K 3/46

技術表示箇所

B
K
N

審査請求 未請求 請求項の数1 O L (全 7 頁)

(21) 出願番号 特願平8-149498

(22) 出願日 平成8年(1996)6月11日

(71) 出願人 000003182

株式会社トクヤマ

山口県徳山市御影町1番1号

(72) 発明者 河原 武男

山口県徳山市御影町1番1号 株式会社ト
クヤマ内

(74) 代理人 弁理士 井島 藤治 (外1名)

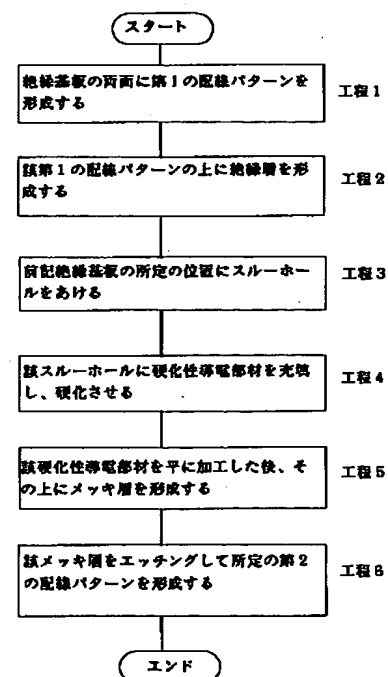
(54) 【発明の名称】 回路基板の製造方法

(57) 【要約】

【課題】 本発明は回路基板の製造方法に関し、内層に微細な配線パターンを形成することができる回路基板の製造方法を提供することを目的としている。

【解決手段】 絶縁基板の両面に第1の配線パターンを形成する第1の工程と、該第1の配線パターンの上に絶縁層を形成する第2の工程と、前記絶縁基板の所定の位置にスルーホールをあける第3の工程と、該スルーホールに硬化性導電部材を充填し、硬化させる第4の工程と、該硬化性導電部材を平に加工した後、その上にメッキ層を形成する第5の工程と、該メッキ層をエッチングして所定の第2の配線パターンを形成する第6の工程とにより構成される。

本発明方法の一実施の形態例を示すフローチャート



【特許請求の範囲】

【請求項1】 絶縁基板の両面に第1の配線パターンを形成する第1の工程と、
該第1の配線パターンの上に絶縁層を形成する第2の工程と、
前記絶縁基板の所定の位置にスルーホールをあける第3の工程と、
該スルーホールに硬化性導電部材を充填し、硬化させる第4の工程と、
該硬化性導電部材を平に加工した後、その上にメッキ層を形成する第5の工程と、
該メッキ層をエッチングして所定の第2の配線パターンを形成する第6の工程とにより構成される回路基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は回路基板の製造方法に関する。従来、プリント回路基板に部品を実装する場合は、その表面に回路部品を乗せて、回路部品のリードをスルーホールに差し込み、ハンダ付けするのが普通であった。しかしながら、近年、回路部品の実装密度が向上し、それに伴い配線パターンも微細化し、回路部品のピン数も大幅に増加している。このような回路基板の高密度化に伴い、プリント回路基板も3層以上のものが用いられるようになってきており、製造の容易な多層回路基板が要求されるようになってきている。

【0002】

【従来の技術】図5、図6は従来の多層回路基板の製造工程を示す図である。(a)において、1は絶縁基板(プリント基板)、2は該絶縁基板1の表面と裏面とを貫通するスルーホール、3は絶縁基板1の表面と裏面に形成された銅箔である。絶縁基板1としては、例えば厚さ1.2mmのガラスエポキシ基板が用いられる。スルーホール2は銅箔3よりなる配線パターン(回路パターン)間の間にドリリングによりあけられている。スルーホール2の直径としては、例えば0.4mm程度である。

【0003】次に、(b)に示すように、スルーホール2に硬化性導電部材としての銅ペースト4を、上記配線パターンより0.25mm程度突出するように、スクリーン印刷法により充填する。この銅ペーストにより、絶縁基板1の表面と裏面の配線パターンが電気的に接続されることになる。次に、銅ペースト4をエアオーブンで50°Cで30分、180°Cで60分の条件で硬化させる。

【0004】次に、配線パターン(銅箔)3と銅ペースト4の硬化体により構成される表面を200番のパフと360番のパフを順次使用して、(c)に示すように平滑に研削する。次に、(d)に示すように、スルーホール部分を含む平滑化された導電層表面に、無電解鍍金、

電解鍍金を施し厚さ15μm程度の鍍金層(メッキ層)5を形成する。次に、メッキ層5の表面にエッチングレジストをラミネートし、露光、現像してレジストパターンを形成し、塩化第2鉄エッチング液でエッチングを行なった後、エッチングレジストを剥離することにより、(e)に示すような配線パターン6を形成する。

【0005】次に、(f)に示すように絶縁基板1の両面に絶縁層7を形成し、導通が必要な箇所には開口部8を形成する。次に、絶縁層7の表面に、(g)に示すように第2のメッキ層9を形成する。次に、該メッキ層9の表面にエッチングレジストをラミネートし、露光、現像してレジストパターンを形成し、塩化第2鉄エッチング液でエッチングを行なった後、エッチングレジストを剥離することにより、(h)に示すように第2の配線パターン9'を形成する。このようにして、多層回路基板を製造することができる。

【0006】

【発明が解決しようとする課題】以上、説明したように、従来の製造工程は、銅箔を有する両面基板にスルーホール形成→銅ペースト充填→多層配線パターン形成という工程をとっている。この従来の方法では、銅箔3又はその上に形成されるメッキ層5の層が厚い場合、エッチング時にエッチング液により銅箔及びメッキ層が侵食されるという問題があった。図7は、従来の製造工程の問題点の説明図である。図5と同一のものは、同一の符合を付して示す。図に示すように、銅箔3及びメッキ層5の側面部分が20に示すようにえぐれてしまう。このエッチング液による侵食の影響は、銅箔3又はその上に形成されるメッキ層5が厚い程大きくなる。この結果、内層に微細な配線パターンを形成できないという問題があった。

【0007】本発明はこのような課題に鑑みてなされたものであって、内層に微細な配線パターンを形成することができる回路基板の製造方法を提供することを目的としている。

【0008】

【課題を解決するための手段】前記した課題を解決する本発明は、絶縁基板の両面に第1の配線パターンを形成する第1の工程と、該第1の配線パターンの上に絶縁層を形成する第2の工程と、前記絶縁基板の所定の位置にスルーホールをあける第3の工程と、該スルーホールに硬化性導電部材を充填し、硬化させる第4の工程と、該硬化性導電部材を平に加工した後、その上にメッキ層を形成する第5の工程と、該メッキ層をエッチングして所定の第2の配線パターンを形成する第6の工程とにより構成されることを特徴としている。

【0009】この発明の構成によれば、銅箔層が絶縁層により覆われた上から第2の配線パターンを形成しているので、第1の配線パターンである銅箔層が第2の配線パターンを形成する時に用いられるエッチング液により

侵食されることがなくなり、内層に微細な配線パターンを形成することができる。

【0010】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態例を詳細に説明する。図1は本発明方法の一実施の形態例を示すフローチャートである。本発明方法は、絶縁基板の両面に第1の配線パターンを形成する第1の工程と、該第1の配線パターンの上に絶縁層を形成する第2の工程と、該絶縁基板の所定の位置にスルーホールをあける第3の工程と、該スルーホールに硬化性導電部材を充填し、硬化させる第4の工程と、該硬化性導電部材を平に加工した後、その上にメッキ層を形成する第5の工程と、該メッキ層をエッチングして所定の第2の配線パターンを形成する第6の工程とにより構成される。そして、このような工程をとることにより、内層に微細な配線パターンを形成することができる回路基板の製造方法を提供することができる。

【0011】図2、図3は本発明方法による回路基板の製造工程の一実施の形態例を示す図である。これら図は断面を示し、図5と同一のものは、同一の符号を付して示す。

【0012】(a) 絶縁基板1の両面（表面と裏面）に第1の配線パターンを形成する。図(a)は絶縁基板1の両面に第1の配線パターンが形成された様子を示している。図において、1は絶縁基板、10は該絶縁基板1の両面に形成された第1の配線パターンである。絶縁基板1としては、例えば厚さ1.2mmのガラスエポキシ基板を用い、該絶縁基板1の両面に形成された銅箔3よりなる導電層表面にエッチングレジストをラミネートし、露光、現像してレジストパターンを形成し、その後塩化第2鉄エッチング液でエッチングを行なった後、エッチングレジストを剥離することにより、第1の配線パターン10を形成する。

【0013】(b) 前記第1の配線パターン10の上に絶縁層を形成する。図において、11は絶縁基板1と第1の配線パターン10よりなる両面回路基板の上に形成された絶縁層、12は該絶縁層11の所定の箇所に形成された開口部である。このために、感光性絶縁レジスト（プロビコート5000：商品名日本ペイント社製）を回路基板の表面に塗布し、乾燥し、露光、現像を行なった後、熱硬化し、電氣的接続を必要とする箇所に直径0.15mm程度の開口部12を形成する。この開口部12は、絶縁層11の上に形成する第2の配線パターンと、第1の配線パターン10との間の電氣的接続（導通）をとるためのものである。

【0014】(c) 前記絶縁基板1の所定の位置にスルーホールをあける。回路基板の表面と裏面の電氣的接続が必要な箇所に、ドリリングによりスルーホールをあける。図の13がこのようにして開けられたスルーホールである。

【0015】(d) 前記絶縁層11の表面を粗面化処理した後、その両面に無電解鍍金、電気鍍金を施し、厚みが15 μ m程度の銅鍍金層（第1のメッキ層）を形成する。粗面化処理は、絶縁層11とメッキ層との接着力を高めるために、絶縁層11の表面を粗くするものである。図(d)の14が第1のメッキ層である。開口部12で第1の配線パターン10と第1のメッキ層14とが電氣的に接続される。このメッキを施すのは、第1の配線パターン10と後述する硬化性導電部材（銅ペースト）との電気接続を良好に保つために行なうものである。

【0016】(e) 前記スルーホール13に硬化性導電部材を充填する。硬化性導電部材（銅ペースト）13の成分としては、バインダ成分として、エポキシ当量が173g/当量のビスフェノールAジグリシジルエーテルと該ビスフェノールAジグリシジルエーテル100重量部に対して、69重量部のウンデシルグリシジルエーテルと、硬化剤としてノボラック型フェノール樹脂を57重量部と、銅粉として、平均粒径10.5 μ mの樹枝状銅粉をバインダに対し400重量部添加し、更に2-エチル-4-メチルイミダゾールを、バインダ100重量部に対し2.8重量部加えたものを3本ロールで45分間混練して調整する。

【0017】このような成分の銅ペースト15を、第1のメッキ層14より0.25mm程度突出するように、スクリーン印刷法により充填し、エアオープンで50°C-30分、180°C-60分の条件で硬化させる。

【0018】(f) 第1のメッキ層14及び硬化性導電部材の硬化体（銅ペースト）15によって構成される表面を200番のバフと360番のバフを順次使用して、平滑に研削する。

【0019】(g) 銅ペースト15の層を含む導電層上に、無電解鍍金を施し、厚みが5 μ m程度の鍍金層（第2のメッキ層）を得る。(g)の16が第2のメッキ層である。該第2のメッキ層16は、第1のメッキ層14を介して第1の配線パターン10と電氣的に接続される。

【0020】(h) 第2のメッキ層16の表面に、エッチングレジストをラミネートし、露光、現像してレジストパターンを形成し、塩化第2鉄液でエッチングを行なった後、エッチングレジストを剥離することにより、第2の配線パターン17を形成する。内層の回路パターン（第1の配線パターン10）と外層の回路パターン（第2の配線パターン17）とは、第1及び第2のメッキ層14、16を介して電氣的に接続される。これにより、絶縁基板1の表面と裏面のそれぞれに2層で計4層の配線パターンを有する多層回路基板を得ることができる。この場合において、内層と外層よりなる2層のパターンを絶縁基板1の表面又は裏面の何れか一方にのみ形成すれば、3層の回路基板となる。

【0021】この実施の形態例によれば、銅箔層（第1の配線パターン10）が絶縁層11により覆われた上から第2の配線パターン17を形成しているのので、第1の配線パターンである銅箔層10が第2の配線パターン17を形成する時に用いられるエッチング液により侵食されることがなくなり、内層に微細な配線パターンを形成することができる。

【0022】なお、上記の実施の形態例において、第2の配線パターン17と第1のメッキ層14との厚みが厚くなりすぎると、第2の配線パターンの形成時のエッチングにおいて、これらの層の側面がえぐれるおそれがあるが、第1のメッキ層の厚みは、銅ペースト硬化後の表面研磨と同時に研磨して調整可能であるため、研磨量を調整することにより側面のえぐれが生じない程度の厚みにすればよい。

【0023】このように、本発明によれば、絶縁基板の両面に第1の配線パターンを形成する第1の工程と、該第1の配線パターンの上に絶縁層を形成する第2の工程と、前記絶縁基板の所定の位置にスルーホールをあける第3の工程と、該スルーホールに硬化性導電部材を充填し、硬化させる第4の工程と、該硬化性導電部材を平に加工した後、その上にメッキ層を形成する第5の工程と、該メッキ層をエッチングして所定の第2の配線パターンを形成する第6の工程とにより構成されることにより、内層に微細な配線パターンを形成することができる回路基板の製造方法を提供することができる。

【0024】上述の実施の形態例では、絶縁基板1の表面と裏面にそれぞれ2層ずつ、計4層形成する場合を例にとったが、表面又は裏面の何れか一方に2層目を形成するようにしてもよい。この場合には、回路基板は3層となる。

【0025】上述の実施の形態例によれば、合計4層の回路基板を実現する場合を例にとった。しかしながら、本発明はこれに限るものではなく、絶縁層を形成する工程と、該絶縁層の上にメッキ層を形成する工程と、該メッキ層をエッチングして配線パターンを形成する工程を、絶縁基板1の表面と裏面又はその何れかの面に任意の数だけ設けることにより、任意の層数の回路基板を作成することができる。

【0026】また、上述の実施の形態例では、内層の第1の配線パターン10と銅ペースト15との接続を確実にこなうために、絶縁層11の表面を粗面化処理した後、その両面に無電解鍍金、電気鍍金を施し、厚みが15 μ m程度の銅鍍金層（第1のメッキ層）を形成する工程（d）を設けた場合を例にとった。しかしながら、内層の第1の配線パターン10と銅ペースト15との接続がそのままの状態で行なえる場合には、（d）の工程は不要である。また、上述の実施の形態例では、最終的な回路基板の最外層がメッキ層が2層より構成されている場合を例にとった。最外層が2層になることを避

ける必要がある場合には、前記工程（f）において、第1のメッキ層14まで含めて研削するようにすればよい。

【0027】

【実施例】前述のようにして得られた多層回路基板の表裏に位置し、かつ共通するスルーホールに接続する配線パターン17間の抵抗を測定した結果、平均で23m Ω であった。また、図4に示すような多層回路基板の表裏に位置する配線パターン間を含むテストパターンを使用したJIS C-5012の熱衝撃試験（-65 $^{\circ}$ C \times 30分 \rightarrow 125 $^{\circ}$ C \times 30分：図4において（1）と（1）、（2）と（2）、（3）と（3）間の抵抗測定）において、サイクル数100回を過ぎても、上記の多層回路基板の表裏に位置する配線パターン17間を含むテストパターンの導通があり、また、その後の電氣的抵抗の上昇も殆どなかった。

【0028】

【発明の効果】以上、詳細に説明したように、本発明によれば、絶縁基板の両面に第1の配線パターンを形成する第1の工程と、該第1の配線パターンの上に絶縁層を形成する第2の工程と、該絶縁基板の所定の位置にスルーホールをあける第3の工程と、該スルーホールに硬化性導電部材を充填し、硬化させる第4の工程と、該硬化性導電部材を平に加工した後、その上にメッキ層を形成する第5の工程と、該メッキ層をエッチングして所定の第2の配線パターンを形成する第6の工程とにより構成されることにより、内層に微細な配線パターンを形成することができる回路基板の製造方法を提供することができる。

【図面の簡単な説明】

【図1】本発明方法の一実施の形態例を示すフローチャートである。

【図2】本発明方法による回路基板の製造工程の一実施の形態例を示す図である。

【図3】本発明方法による回路基板の製造工程の一実施の形態例を示す図である。

【図4】熱衝撃試験用の回路基板の構造を示す説明図である。

【図5】従来の多層回路基板の製造工程を示す図である。

【図6】従来の多層回路基板の製造工程を示す図である。

【図7】従来の製造工程の問題点の説明図である。

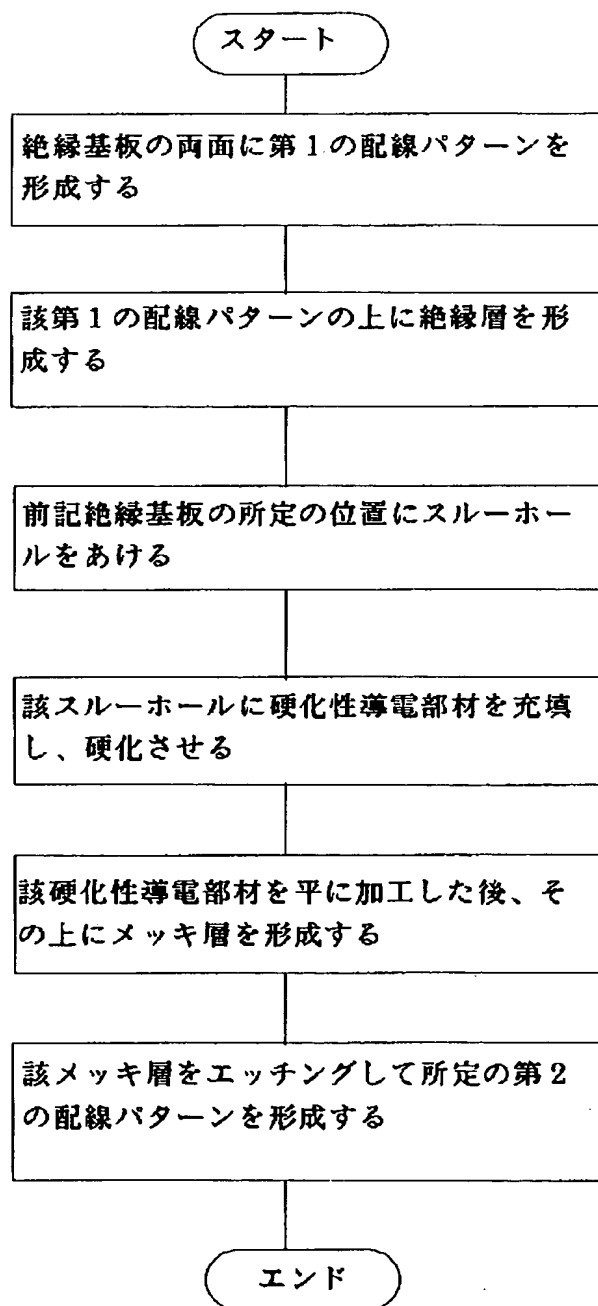
【符号の説明】

- 1 回路基板
- 10 第1の配線パターン
- 11 絶縁層
- 14 第1のメッキ層
- 15 銅ペースト
- 16 第2のメッキ層

17 第2の配線パターン

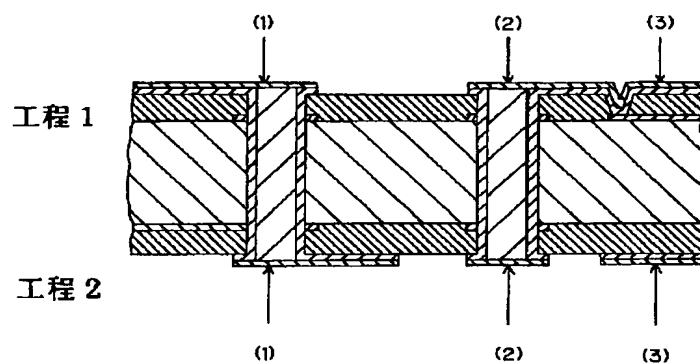
【図 1】

本発明方法の一実施の形態例を示すフローチャート



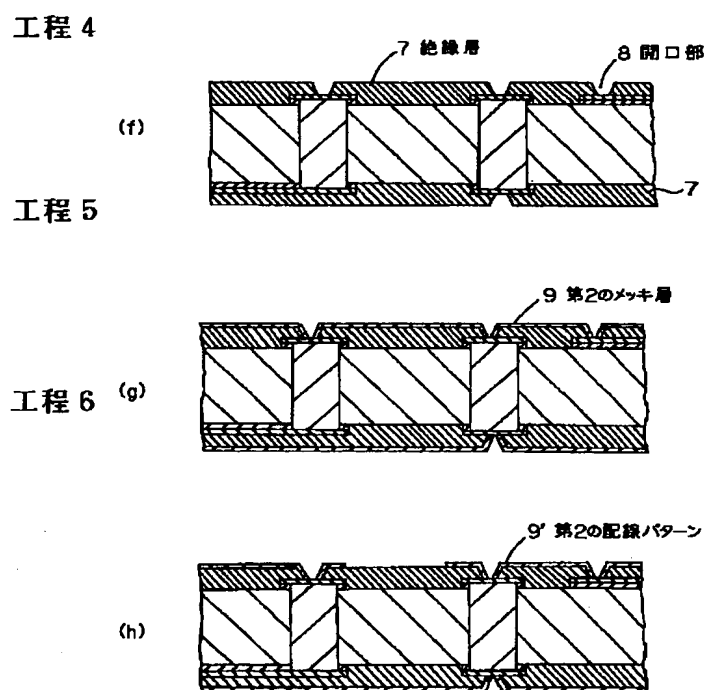
【图 4】

熱衝撃試験用の回路基板の構造を示す説明図



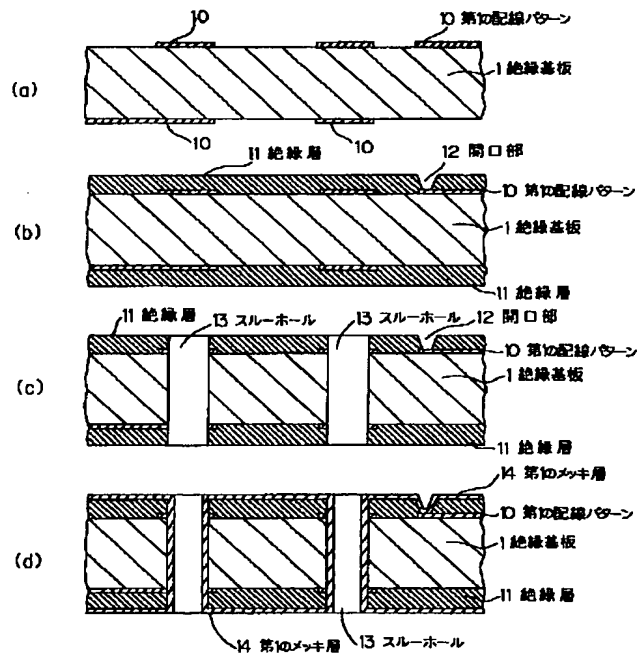
【図 6】

従来の多層回路基板の製造工程を示す図



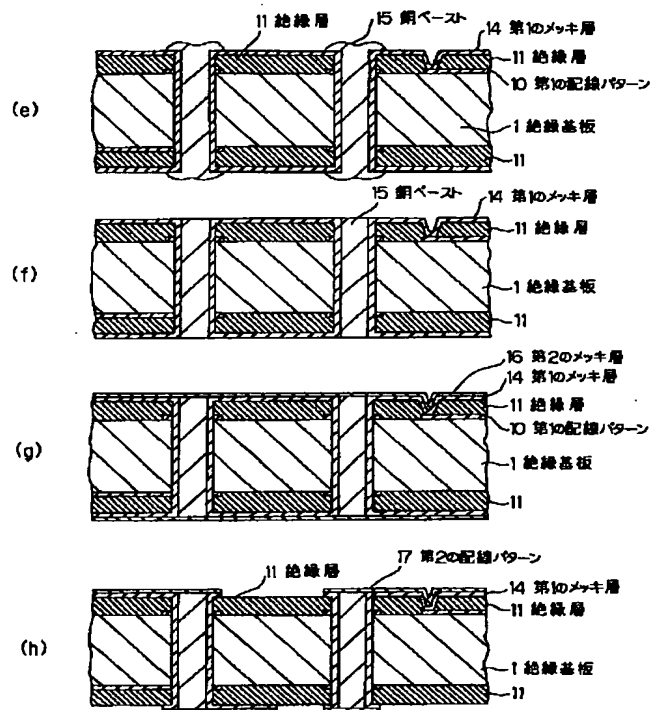
【図2】

本発明方法による回路基板の製造工程の一実施の形態例を示す図



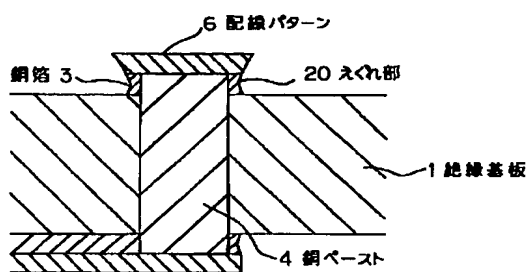
【図3】

本発明方法による回路基板の製造工程の一実施の形態例を示す図



【図7】

従来の製造工程の問題点の説明図



【図5】

従来の多層回路基板の製造工程を示す図

